

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Yasuhiko KUNII, et al.

Application No.:

Group Art Unit:

Filed: October 17, 2003

Examiner:

For: METHOD AND DEVICE FOR DRIVING A PLASMA DISPLAY PANEL

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2002-316156

Filed: October 30, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: October 17, 2003

By: 

H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年10月30日

出 願 番 号

Application Number:

特願2002-316156

[ST.10/C]:

[JP2002-316156]

出 願 人

Applicant(s):

富士通日立プラズマディスプレイ株式会社

2003年 5月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3040386

【書類名】 特許願

【整理番号】 0290021

【提出日】 平成14年10月30日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/28

【発明の名称】 プラズマディスプレイパネルの駆動方法および駆動装置

【請求項の数】 4

【発明者】

 【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
 プラズマディスプレイ株式会社内

 【氏名】 國井 康彦

【発明者】

 【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
 プラズマディスプレイ株式会社内

 【氏名】 佐々木 孝

【特許出願人】

 【識別番号】 599132708

 【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

 【識別番号】 100086933

 【弁理士】

 【氏名又は名称】 久保 幸雄

 【電話番号】 06-6304-1590

【手数料の表示】

 【予納台帳番号】 010995

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9912413

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイパネルの駆動方法および駆動装置

【特許請求の範囲】

【請求項 1】

表示面を構成するセルのうちの表示データが示す点灯すべきセルに壁電圧を生じさせるアドレッシングを行い、その後全てのセルに一斉に電圧パルス列を印加して前記点灯すべきセルで表示すべき明るさに応じた回数の表示放電を起こすサステインを行うプラズマディスプレイパネルの駆動方法であって、

アドレッシングの内容を決める表示データに基づいて、セルの総数に対する点灯すべきセルの数の割合である点灯率を検出し、

検出した点灯率に応じて、該当する表示データを表示するサステインにおいて印加する電圧パルスの波形を、当該点灯率が大ききときは小さいときよりも前縁の電圧推移を緩やかにするように変更する

ことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】

表示面を構成するセルのうちの表示データが示す点灯すべきセルに壁電圧を生じさせるアドレッシングを行い、その後全てのセルに一斉に電圧パルス列を印加して前記点灯すべきセルで表示すべき明るさに応じた回数の表示放電を起こすサステインを行うプラズマディスプレイパネルの駆動方法であって、

前記電圧パルス列の各電圧パルスの波形を、前縁において電圧が段階的に推移する階段状とし、

アドレッシングの内容を決める表示データに基づいて、セルの総数に対する点灯すべきセルの数の割合である点灯率を検出し、

検出した点灯率に応じて、該当する表示データを表示するサステインにおいて印加する電圧パルスの前縁における電圧推移の時間を、当該点灯率が大ききときは小さいときよりも長くするように変更する

ことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 3】

表示面を構成するセルのうちの表示データが示す点灯すべきセルに壁電圧を生

じさせるアドレッシングを行い、その後全てのセルに一齐に電圧パルス列を印加して前記点灯すべきセルで表示すべき明るさに応じた回数の表示放電を起こすサステインを行うプラズマディスプレイパネルの駆動装置であって、

アドレッシングの内容を決める表示データに基づいて、セルの総数に対する点灯すべきセルの数の割合である点灯率を検出する点灯率検出回路と、

検出された点灯率に応じて、該当する表示データを表示するサステインにおいて印加する電圧パルスの波形を、当該点灯率が大きいたときは小さいときよりも前縁の電圧推移を緩やかにするように変更するコントローラとを有した

ことを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項 4】

表示面を構成するセルのうちの表示データが示す点灯すべきセルに壁電圧を生じさせるアドレッシングを行い、その後全てのセルに電圧パルス列を印加して前記点灯すべきセルで表示すべき明るさに応じた回数の表示放電を起こすサステインを行うプラズマディスプレイパネルの駆動装置であって、

アドレッシングの内容を決める表示データに基づいて、前記表示面を区画した複数のブロックごとに、各ブロックのセルの総数に対する点灯すべきセルの数の割合である点灯率を検出する点灯率検出回路と、

検出された各ブロックの点灯率に応じて、該当する表示データを表示するサステインにおいて各ブロックのセルに印加する電圧パルスの波形を、当該点灯率が大いたときは小さいときよりも前縁の電圧推移を緩やかにするように変更するコントローラとを有した

ことを特徴とするプラズマディスプレイパネルの駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイパネル（Plasma Display Panel：PDP）の駆動方法に関する。

【0002】

PDPを備えた大画面テレビジョン受像機が普及しつつある。画面（表示面と

もいう)の解像度の増大にともなって、PDPを用いた表示装置における電源回路の負担が大きくなっており、その対策が求められている。

【0003】

【従来の技術】

カラー表示に発光色の異なる3種の蛍光体をもつAC型のPDPが用いられている。AC型では、セルの発光量を決める表示放電を起こすための表示電極が誘電体で被覆されており、誘電体の帯電により生じる壁電圧が表示に利用される。画面内のセルのうち、表示放電を起こすべきセルの壁電圧を他のセル壁電圧(通常は0)より高くしておき、その後どのセルにも同様に振幅が放電開始電圧よりも低いサステインパルス列を印加する。サステインパルスの振幅と壁電圧との和が放電開始電圧を超えると表示放電が起きる。そのとき、放電ガスが放つ紫外線によってセル内の蛍光体が励起されて発光する。表示放電による発光を”点灯”という。サステインパルスの印加周期は数マイクロ秒程度であり、視覚的には発光は連続する。

【0004】

駆動装置によるサステインパルス列の印加は、画面内のセルのそれぞれの壁電圧を表示データに対応させるライン順次のアドレッシングの後に、全セルに対して一斉に行われる。一般的なサステインパルスの波形は単純矩形である。サステインパルスの印加に呼応して、点灯すべき全てのセルでほぼ一斉に表示放電が起こる。そのとき、駆動装置の電源回路からプラズマディスプレイパネルへ放電電流が一時期に集中的に流れる。この放電電流の集中は、サステインパルスの振幅の降下、すなわち電圧ドロップを生じさせ、表示の乱れを引き起こす。電圧ドロップを起こさないような大電流の出力が可能な電源回路は高価であり、それを駆動装置に組み入れるのは現実的ではない。

【0005】

放電電流の集中を緩和する駆動方法が特開2001-34227号公報によって開示されている。その方法は、サステインパルスの波形を、前縁の電圧推移が緩やかな台形状にするものである。セル間には放電開始電圧の若干のばらつきがあり、放電の比較的に起こりやすいセルと起こりにくいセルとが存在する。サス

テインパルスの印加に呼応して、先に放電開始電圧の低いセルで表示放電が起こり、その後に放電開始電圧の高いセルで起こる。サステインパルスの前縁の電圧推移を緩やかにすることによって、電圧推移が急峻である場合と比べて放電開始電圧の高いセルにおける表示放電の起こる時期がより遅くなる。つまり、画面全体において表示放電の開始時期が分散するので、放電電流の集中が緩和される。また、特開 2 0 0 0 - 2 0 6 9 2 8 号公報には、サステインパルスの波形を前縁の電圧推移が 2 段階である階段状にすることによって、放電開始時期を分散させることが記載されている。特開平 6 - 4 0 3 9 号公報には、画面を複数のブロックに区画し、ブロック単位でサステインパルスの印加時期をずらすことによって電流の集中を緩和する回路構成が記載されている。

【 0 0 0 6 】

【特許文献 1】

特開 2 0 0 1 - 3 4 2 2 7 号公報

【 0 0 0 7 】

【特許文献 2】

特開 2 0 0 0 - 2 0 6 9 2 8 号公報

【 0 0 0 8 】

【特許文献 3】

特開平 6 - 4 0 3 9 号公報

【 0 0 0 9 】

【発明が解決しようとする課題】

従来の駆動方法には、点灯すべきセルが少ないときに無駄に電力を消費して発光効率下がるという問題、および点灯すべきセルが少ないときに点灯すべきセルが多いときよりも蛍光体および誘電体の受ける放電衝撃が大きいという問題があった。上述のように表示放電の開始時期を分散させると、放電電流のピーク値（最大瞬時値）は小さくなる。しかし、点灯すべきセルが多いときには点灯すべきセルが少ないときと比べて放電電流のピーク値が大きい。そして、電圧ドロップは流れる電流が大きいほど顕著である。したがって、駆動条件の設計において、電圧ドロップが生じてても表示放電が起こるように、点灯すべきセルが多いとき

の電圧ドロップの量を見込んで、サステインパルスの振幅を決める必要がある。このように点灯すべきセルが多いときの駆動を基準にサステインパルスの振幅を決めると、点灯すべきセルが少ないときに必要以上に高い電圧がセルに加わり、過大な表示放電が起こって発光効率が低下するとともに、セルが過剰の放電衝撃を受ける。本発明は、無駄な電力消費を低減するとともに、セルを劣化させる放電衝撃を低減してセルの長寿命化を図ることを目的としている。

【 0 0 1 0 】

【課題を解決するための手段】

本発明においては、アドレッシングの内容を決める表示データに基づいて、セルの総数に対する点灯すべきセルの数の割合である点灯率を検出し、検出した点灯率に応じて、該当する表示データを表示するサステインにおいて印加する電圧パルスの波形を、当該点灯率が大きいきは小さいときよりも前縁の電圧推移を緩やかにするように変更する。前縁の緩やかな電圧パルスを印加することによって、セル間の放電特性のばらつきを利用して複数のセルにおける表示放電を時間的に分散させる。表示放電の分散は、放電電流の集中を緩和し、放電電流のピーク値を下げる。さらに、点灯率が大きいくほど電圧パルスの前縁をより緩やかにすることによって、点灯率が大きいくときの放電電流のピーク値と点灯率が小さいときの放電電流のピーク値とを同程度の値にする。このピーク値の均等化は、点灯率の変化に伴う電源出力の電圧ドロップ量の変化を小さくする。すなわち、点灯率に係らず電源出力の電圧ドロップ量はほぼ一定になる。したがって、点灯率が小さいときに点灯率が大きいくときと同じ振幅の電圧パルスをセルに印加しても、過大な表示放電は生じない。なお、パルス波形の変更は、点灯率を複数の範囲に区分して区分ごとに異なる設定をする段階的な変更でもよいし、点灯率の値ごとに異なる設定をする連続的な変更でもよい。また、表示面を複数のブロックに区画してブロックごとにパルス印加を制御する回路構成を採用する場合には、ブロックごとにパルス波形を変更してもよい。

【 0 0 1 1 】

【発明の実施の形態】

図 1 は本発明に係る表示装置の構成図である。表示装置 1 0 0 は、カラー表示

面を有した面放電AC型のPDP1と、セルの発光を制御するドライブユニット70とから構成されており、壁掛け式テレビジョン受像機、コンピュータシステムのモニターなどとして利用される。

【0012】

PDP1では、表示放電を生じさせるための電極対を構成する表示電極Xと表示電極Yが互いに平行に配置され、これら表示電極X、Yと交差するようにアドレス電極Aが配列されている。表示電極X、Yは画面の行方向（水平方向）に延び、アドレス電極は列方向（垂直方向）に延びている。

【0013】

ドライブユニット70は、コントローラ71、データ変換回路72、電源回路73、状態検出回路74、Xドライバ75、Yドライバ76、およびAドライバ77を有している。ドライブユニット70にはTVチューナ、コンピュータなどの外部装置からR、G、Bの3色の輝度レベルを示すフレームデータDfが各種の同期信号とともに入力される。フレームデータDfはデータ変換回路72の中のフレームメモリに一時的に記憶される。データ変換回路72は、フレームデータDfを階調表示のためのサブフレームデータDs fに変換してAドライバ77へ送る。サブフレームデータDs fは1セル当たり1ビットの表示データの集合であって、その各ビットの値は該当する1つのサブフレームにおけるセルの発光の要否、厳密にはアドレス放電の要否を示す。Aドライバ77は、サブフレームデータDs fに従って、アドレス放電を起こすべきセルを通るアドレス電極Aにアドレスパルスを印加する。なお、電極へのパルスの印加とは、電極を一時的に所定電位にバイアスすることを意味する。コントローラ71は、パルス印加およびサブフレームデータDs fの転送を制御する。電源回路73は、各ドライバへPDP1の駆動に必要な電力を供給する。

【0014】

状態検出回路74は、フレームごとに“表示負荷率”を検出するとともに、サブフレームごとに本発明に特有の“点灯率”を検出する。表示負荷率は、電力消費の指標であり、1フレームにおけるセルの階調値を G_i ($0 \leq G_i \leq G_{max}$) としたときの比率 G_i / G_{max} の全放電セルにわたる平均値として定義され

る。この表示負荷率は、明るい画像を表示するときにサステインパルスの印加を少なくして消費電力および発熱を抑える自動電力制御（Auto Power Control: APC）に用いられる。これに対して点灯率は、サブフレームにおける点灯すべきセル数 k のセル総数 K に対する割合（例えば百分率とすれば点灯率 $= k / K \times 100$ ）であり、サステインにおける電圧ドロップの指標である。状態検出回路 74 はサブフレームデータ Dsf に基づいて点灯すべきセルを示すビットをカウントすることによって点灯率を検出し、検出した点灯率をコントローラ 71 に通知する。点灯率は、サステインパルスの波形の設定変更に応用される。

【 0 0 1 5 】

図 2 は X ドライバおよび Y ドライバの概略構成図である。X ドライバ 75 は、表示電極 X に壁電荷の初期化のためのパルス印加するリセット回路 81、アドレッシングにおいて表示電極 X の電位を制御するためのバイアス回路 82、および表示電極 X にサステインパルス印加するサステイン回路 83 からなる。Y ドライバ 76 は、表示電極 Y に壁電荷の初期化のためのパルス印加するリセット回路 85、アドレッシングにおいて表示電極 Y にスキャンパルス印加するスキャン回路 86、および表示電極 Y にサステインパルス印加するサステイン回路 87 からなる。

【 0 0 1 6 】

図 3 は PDP のセル構造の一例を示す図である。図 3 では PDP 1 のうち、1 画素の表示に関わる 3 つのセルに対応した部分を、内部構造がよくわかるように一対の基板構体 10, 20 を分離させて描いてある。PDP 1 は一対の基板構体 10, 20 からなる。基板構体とは、ガラス基板上に電極その他の構成要素を設けた構造体を意味する。PDP 1 では、前面側のガラス基板 11 の内面に表示電極 X, Y、誘電体層 17 および保護膜 18 が設けられ、背面側のガラス基板 21 の内面にアドレス電極 A、絶縁層 24、隔壁 29、および蛍光体層 28R, 28G, 28B が設けられている。表示電極 X, Y は、それぞれが面放電ギャップを形成する透明導電膜 41 とバス導体としての金属膜 42 とから構成されている。隔壁 29 はアドレス電極配列の電極間隙ごとに 1 つずつ設けられており、これらの隔壁 29 によって放電空間が行方向に列毎に区画されている。放電空間のうち

の各列に対応した列空間 3 1 は全ての行に跨がって連続している。蛍光体層 2 8 R, 2 8 G, 2 8 B は放電ガスが放つ紫外線によって局部的に励起されて発光する。図中の斜体アルファベット R, G, B は蛍光体の発光色を示す。

【 0 0 1 7 】

以上の表示装置 1 0 0 における P D P 1 の駆動シーケンスの概略は次のとおりである。P D P 1 による表示では、2 値の点灯制御によってカラー再現を行うために、図 4 のように入力画像である時系列のフレーム F を所定数 q のサブフレーム S F に分割する。つまり、各フレーム F を q 個のサブフレーム S F の集合に置き換える。これらサブフレーム S F に順に例えば $2^0, 2^1, 2^2, \dots, 2^{q-1}$ の重みを付与して各サブフレーム S F の表示放電の回数を決める。図 7 ではサブフレーム配列が重みの順であるが、他の順序であってもよい。このようなフレーム構成に合わせてフレーム転送周期であるフレーム期間 T_f を q 個のサブフレーム期間 T_{sf} に分割し、各サブフレーム S F に 1 つのサブフレーム期間 T_{sf} を割り当てる。さらに、サブフレーム期間 T_{sf} を、壁電荷の初期化のためのリセット期間 T_R 、アドレッシングのためのアドレス期間 T_A 、および点灯維持のための表示期間 T_S に分ける。リセット期間 T_R およびアドレス期間 T_A の長さが重みに係わらず一定であるのに対し、表示期間 T_S の長さは重みが大きいほど長い。したがって、サブフレーム期間 T_{sf} の長さも、それに該当するサブフレーム S F の重みが大きいほど長い。 q 個のサブフレーム S F においてリセット期間 T_R ・アドレス期間 T_A ・表示期間 T_S の順序は共通である。サブフレームごとに壁電荷の初期化、アドレッシング、および点灯維持が行われる。

【 0 0 1 8 】

図 5 は駆動電圧波形の概略図である。図において表示電極 Y の参照符号の添字 $(1, n)$ は対応する行の配列順位を示す。なお、図示の波形は一例であり、振幅・極性・タイミングを種々変更することができる。

【 0 0 1 9 】

各サブフレームのリセット期間 T_R においては、全てのセルの表示電極間に漸増電圧が加わるように、全ての表示電極 X に対して負極性および正極性のランプ波形パルスを順に印加し、全ての表示電極 Y に対して正極性および負極性のラン

ブ波形パルスを順に印加する。これらランプ波形パルスの振幅は微小放電が生じるような十分に小さい変化率で漸増する。セルには、表示電極 X、Y に印加されるパルスの振幅を加算した合成電圧が加わる。1 回目の漸増電圧の印加で生じる微小放電は、前サブフレームにおける点灯／非点灯に係わらず全てのセルに同一極性の適当な壁電圧を生じさせる。2 回目の漸増電圧の印加で生じる微小放電は、壁電圧を放電開始電圧と印加電圧の振幅との差に相当する値に調整する。

【 0 0 2 0 】

アドレス期間 T A においては、点灯すべきセルのみに点灯維持に必要な壁電荷を形成する。全ての表示電極 X および全ての表示電極 Y を所定電位にバイアスした状態で、行選択期間（1 行分のスキャン時間）ごとに選択行に対応した 1 つの表示電極 Y にスキャンパルス P_y を印加する。この行選択と同時にアドレス放電を生じさせるべき選択セルに対応したアドレス電極 A のみにアドレスパルス P_a を印加する。つまり、選択行の m 列分のサブフレームデータ D_{s f} に基づいてアドレス電極 A の電位を 2 値制御する。選択セルでは表示電極 Y とアドレス電極 A との間の放電が生じ、それがトリガとなって表示電極間の面放電が生じる。これら一連の放電がアドレス放電である。

【 0 0 2 1 】

表示期間 T S においては、サステインパルス P_s を表示電極 Y と表示電極 X とに交互に印加する。これにより、表示電極間には交互に極性の入れ替わるサステインパルス列が加わる。サステインパルス P_s の印加によって、所定の壁電荷が残存するセルで面放電が生じる。サステインパルスの印加回数は上述したとおりサブフレームの重みに対応する。なお、例示のように表示期間 T S にわたってアドレス電極 A をサステインパルス P_s と同極性にバイアスすることによって、不要の放電を防止してもよい。

【 0 0 2 2 】

以上の駆動シーケンスのうち、本発明に深く係わるのは表示期間 T S におけるサステインパルス P_s の印加である。そして、重要なことは、サステインパルス P_s の波形が固定ではなく、点灯率に応じて変更されることである。

【 0 0 2 3 】

図 6 はサステインパルス波形の切換えの第 1 例を示す。例示では点灯率が、0 ～ 4 0 %、4 1 ～ 6 0 %、および 6 1 ～ 1 0 0 % の 3 つの範囲に区分され、区分ごとにサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} の波形が決められている。これらサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} の間では、前縁の電圧推移に緩やかさの度合い、すなわち電圧上昇期間 T_{11} 、 T_{12} 、 T_{13} の長さが異なる。長さの関係は $T_{11} < T_{12} < T_{13}$ である。振幅（パルスベース電位とバイアス電位との差） V_s はサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} に共通である。点灯率が 0 ～ 4 0 % のときに適用されるサステインパルス P_{sL} の波形は矩形であり、その前縁は急峻である。点灯率が 4 1 ～ 6 0 % のときに適用されるサステインパルス P_{sM} の波形は前縁が若干緩やかな台形状である。そして、点灯率が 6 1 ～ 1 0 0 % のときに適用されるサステインパルス P_{sH} の波形は前縁が緩やかな台形状である。つまり、点灯率が大きいときは小さいときよりも前縁の電圧推移がより緩やかな波形が適用される。

【 0 0 2 4 】

図 7 は第 1 例のサステインパルス波形の切換えの効果を示す。ここでは便宜的にセルを 3 個の群に分ける。セル群 1 のセルでは比較的に放電が生じやすく、セル群 2 のセルではセル群 1 のセルと比べて放電が生じにくく、さらにセル群 3 のセルではセル群 3 のセルと比べて放電が生じにくいものとする。例えば、点灯率が 2 0 % のときには、サステインパルス P_{sL} の印加に呼応して、セル群 1、セル群 2、およびセル群 3 の間で若干の差異はあるものの、ほぼ同時に点灯すべきセルで表示放電が生じ、放電電流が一時期に集中的に流れる。しかし、点灯すべきセルが少ないので、放電電流のピーク値は過大ではない。また、点灯率が 8 0 % のときには、サステインパルス P_{sH} の印加に呼応して、セル群 1、セル群 2、およびセル群 3 の順に点灯すべきセルで表示放電が生じる。点灯すべきセルが多いので、放電電流の積分値は大きい。しかし、表示放電が時間的に分散するので、この場合にも放電電流のピーク値は過大ではない。図中に鎖線で示すとおり、仮にサステインパルス P_{sH} に代えてサステインパルス P_{sL} を印加したとすると、放電電流のピーク値は過大となる。

【 0 0 2 5 】

次にサステインパルス波形の切換えを実現するための回路構成を、表示電極 X に対するサステインパルスの印加に注目して説明する。表示電極 Y に対するサステインパルスの印加は、表示電極 X に対するサステインパルスの印加と同様であるので、その説明は省略する。

【 0 0 2 6 】

図 8 はサステイン回路の構成図である。サステイン回路 8 3 は、振幅 V_s のパルスを出力する機能をもつプッシュプル構成のスイッチング回路であり、表示電極間の静電容量の充電に費やした電荷を再利用するための電力回収回路 8 3 3 を含む。並列接続された 3 個の電界効果トランジスタ Q_{11} , Q_{12} , Q_{13} のいずれかが ON 状態のとき、電位 V_s の電源端子と表示電極 X とが逆流防止ダイオード D_1 を介して導通する。電界効果トランジスタ Q_{11} , Q_{12} , Q_{13} は、表示電極 X を電位 V_s にバイアスするプルアップスイッチである。電界効果トランジスタ Q_{20} が ON 状態のとき、接地端子と表示電極 X とが逆流防止ダイオード D_2 を介して導通する。電界効果トランジスタ Q_{20} は、表示電極 X の電位をパルスベース電位に戻すプルダウンスイッチである。電界効果トランジスタ Q_{11} , Q_{12} , Q_{13} , Q_{20} の動作は、コントローラ 7 1 からの制御信号 SQ_{11} , SQ_{12} , SQ_{13} , SQ_{20} に従う。制御信号 SQ_{11} , SQ_{12} , SQ_{13} , SQ_{20} は、ゲートドライバを介して電界効果トランジスタ Q_{11} , Q_{12} , Q_{13} , Q_{20} に伝達される。

【 0 0 2 7 】

図 9 はサステインパルス波形の切換えの制御を示すタイムチャートである。図のとおり、点灯率が 0 ~ 4 0 % のときにはサステインパルス P_{sL} の印加において、3 個の電界効果トランジスタ Q_{11} , Q_{12} , Q_{13} が ON にされる。これに対して、点灯率が 4 1 ~ 6 0 % のときにはサステインパルス P_{sM} の印加において 2 個の電界効果トランジスタ Q_{11} , Q_{12} が ON にされ、点灯率が 6 1 ~ 1 0 0 % のときにはサステインパルス P_{sH} の印加において 1 個の電界効果トランジスタ Q_{11} のみが ON にされる。ON になるトランジスタの数が少ないほど、電源端子と表示電極 X とを結ぶ通電路のインピーダンスが大きいので、表示電極間の静電容量へ流れる電流が小さい。電流が小さいほど、印加電圧の上昇は

緩慢である。

【 0 0 2 8 】

なお、パルスの前縁の電圧推移を切り換える他の方法として、プルアップスイッチを短い周期で断続的にONにし、その周期を変更する方法がある。さらに、コンデンサまたは抵抗とトランジスタとからなるインピーダンスの異なる開閉可能な複数の通電路をプルアップスイッチと表示電極Xとの間に並列に挿入し、選択的に通電路を閉じる方法もある。

【 0 0 2 9 】

図 1 0 はサステインパルス波形の切換えの第 2 例を示す。第 2 例においても点灯率が、0～40%、41～60%、および61～100%の3つの範囲に区分され、区分ごとにサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} の波形が決められている。サステインパルス P_{sL} 、 P_{sM} 、 P_{sH} の波形は、前縁において電圧が段階的に推移する階段状である。これらサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} の間では、前縁の電圧推移の途中で電位 $V_{s'}$ ($V_{s'} < V_s$) のバイアスを保持する中間電位保持期間 T_{21} 、 T_{22} 、 T_{23} の長さが異なる。長さの関係は $T_{21} < T_{22} < T_{23}$ である。振幅 V_s はサステインパルス P_{sL} 、 P_{sM} 、 P_{sH} に共通であるので、中間電位保持期間 T_{21} 、 T_{22} 、 T_{23} が長いほど必然的に電圧推移期間も長く、前縁の電圧推移が緩やかである。つまり、第 2 例においても図 6 の第 1 例と同様に、点灯率が大きいときは小さいときよりも前縁の電圧推移がより緩やかな波形が適用される。

【 0 0 3 0 】

階段状波形の生成および期間 T_{21} 、 T_{22} 、 T_{23} の長さの切換えは、2個の電源およびそれらと表示電極との導通を制御するスイッチング回路によって実現することができる。まず、電位 $V_{s'}$ の電源端子と表示電極とを導通させてパルス印加を開始し、その導通状態を期間 T_{21} 、 T_{22} 、 T_{23} が経過するまで保持する。次に、電位 V_s の電源端子と表示電極とを導通させる。その後、接地端子と表示電極とを導通させてパルス印加を終了する。

【 0 0 3 1 】

図 1 1 は第 2 例のサステインパルス波形の切換えの効果を示す。第 2 例におい

ても第 1 例と同様の効果が得られる。例えば、点灯率が 2 0 % のときには、サステインパルス $P s_L$ の印加に呼応して、セル群 1、セル群 2、およびセル群 3 の間で若干の差異はあるものの、ほぼ同時に点灯すべきセルで表示放電が生じ、放電電流が一時期に集中的に流れる。しかし、点灯すべきセルが少ないので、放電電流のピーク値は過大ではない。また、点灯率が 8 0 % のときには、サステインパルス $P s_H$ の印加に呼応して、セル群 1、セル群 2、およびセル群 3 の順に各群に属する点灯すべきセルで表示放電が生じる。点灯すべきセルが多いので、放電電流の積分値は大きい。しかし、表示放電が時間的に分散するので、この場合にも放電電流のピーク値は過大ではない。図中に鎖線で示すとおり、仮にサステインパルス $P s_H$ に代えてサステインパルス $P s_L$ を印加したとすると、放電電流のピーク値は過大となる。

【 0 0 3 2 】

以上の実施形態において、表示放電に伴う維持電圧のドロップを検出し、許容下限より下がらないように振幅 $V s$ を調整する機能を組み入れることができる。階段状波形の段階的な電圧推移は 2 段階に限らず、3 段階以上であってもよい。電圧推移が 3 段階以上の場合、途中の 2 以上の段階の長さを調整して放電時期を分散させることができる。

【 0 0 3 3 】

上述の実施形態においては、単一極性のサステインパルス $P s$ を表示電極 X、Y に交互に印加する例を挙げたが、振幅が $V s / 2$ の正負のパルスを表示電極 X、Y に同時に印加して表示電極間に維持電圧 $V s$ を印加する駆動形態を採用してもよい。表示電極 X、Y の配列については、マトリクス表示の行ごとに一対ずつ配列する形態に限らず、行数 n に 1 を加えた本数の表示電極を 2 行に 3 本の割合で等間隔に配列する形態であってもよい。配列形態に係わらず本発明を適用することができる。

【 0 0 3 4 】

表示面を複数のブロックに区画してブロックごとにパルス印加を制御する回路構成を採用する場合には、ブロックごとに点灯率を求めてその結果に応じてパルス波形を変更する、きま細かな駆動制御を行うことができる。表示面の区画を表

示電極 X, Y の配列に合わせて 1 つまたは複数の行でブロックを構成するように
行い、ブロックごとにドライバを配置すれば、ブロックごとのパルス波形制御を
実現することができる。

【 0 0 3 5 】

【発明の効果】

請求項 1 ないし請求項 4 の発明によれば、点灯すべきセルが少ないときの無駄
な電力消費を低減するとともに、セルを劣化させる放電衝撃を低減してセルの長
寿命化を図ることができる。

【図面の簡単な説明】

【図 1】

本発明に係る表示装置の構成図である。

【図 2】

X ドライバおよび Y ドライバの概略構成図である。

【図 3】

PDP のセル構造の一例を示す図である。

【図 4】

フレーム分割の概念図である。

【図 5】

駆動電圧波形の概略図である。

【図 6】

サステインパルス波形の切換えの第 1 例を示す図である。

【図 7】

第 1 例のサステインパルス波形の切換えの効果を示す図である。

【図 8】

サステイン回路の構成図である。

【図 9】

サステインパルス波形の切換えの制御を示すタイムチャートである。

【図 10】

サステインパルス波形の切換えの第 2 例を示す図である。

【図 1 1】

第 2 例のサステインパルス波形の切換えの効果を示す図である。

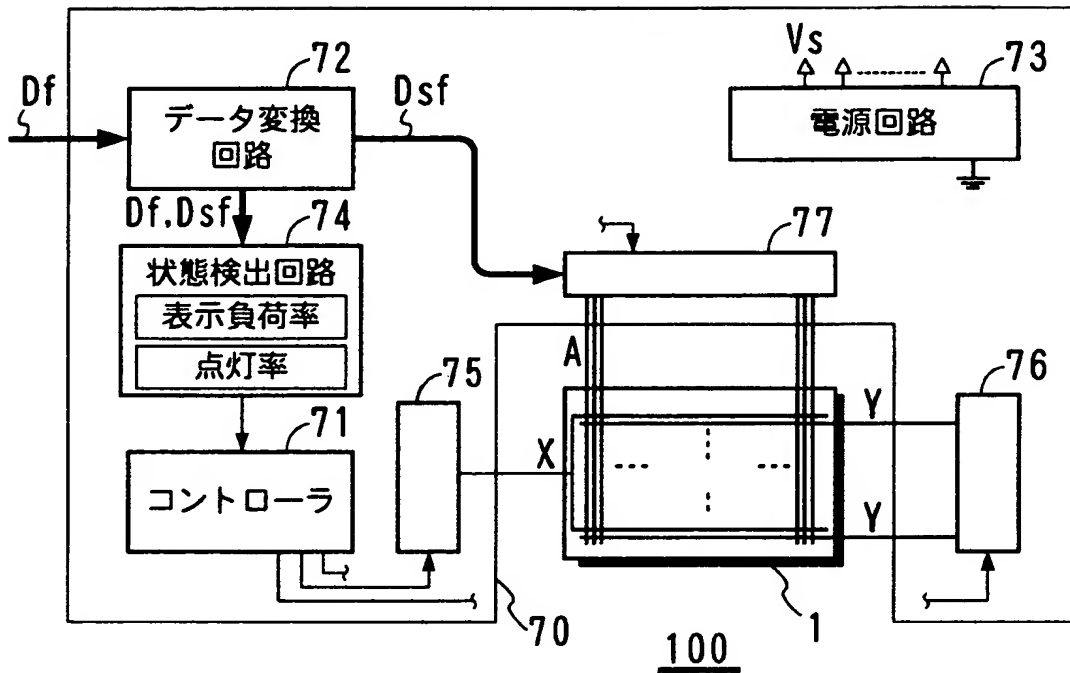
【符号の説明】

- 1 PDP (プラズマディスプレイパネル)
- D s f サブフレームデータ (表示データ)
- P s _L , P s _M , P s _H サステインパルス (電圧パルス)
- 7 0 ドライブユニット (駆動装置)
- 7 4 状態検出回路 (点灯率検出回路)
- 7 1 コントローラ
- T 1 1 , T 1 2 , T 1 3 電圧上昇期間 (電圧推移の時間)
- T 2 1 , T 2 2 , T 2 3 期間 (電圧推移の時間)

【書類名】 図面

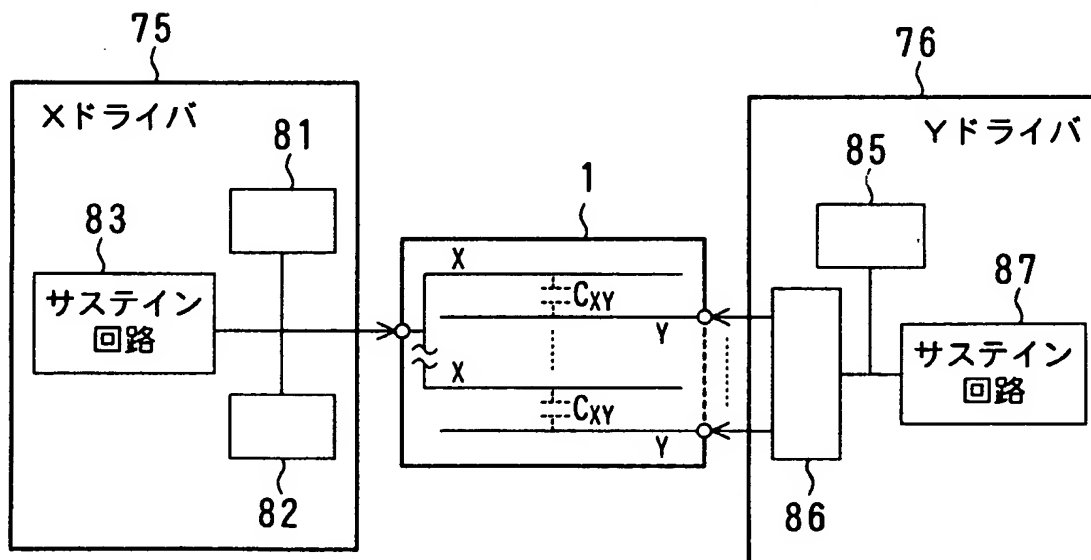
【図 1】

本発明に係る表示装置の構成図



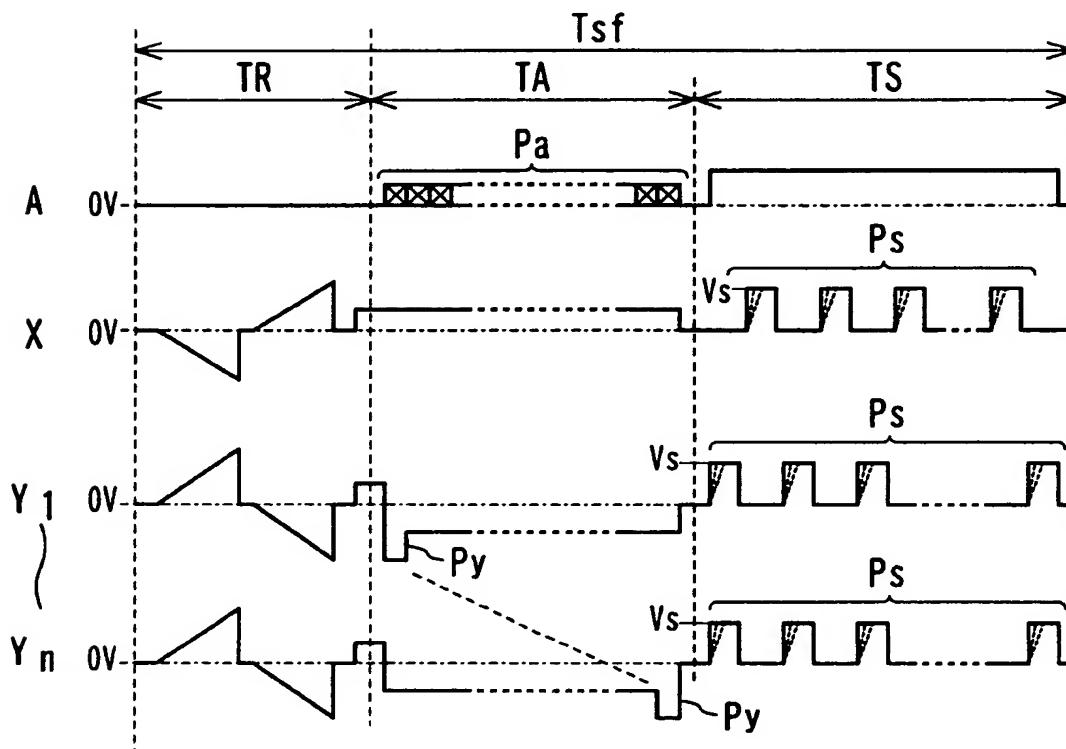
【図 2】

XドライバおよびYドライバの概略構成図



【図 5】

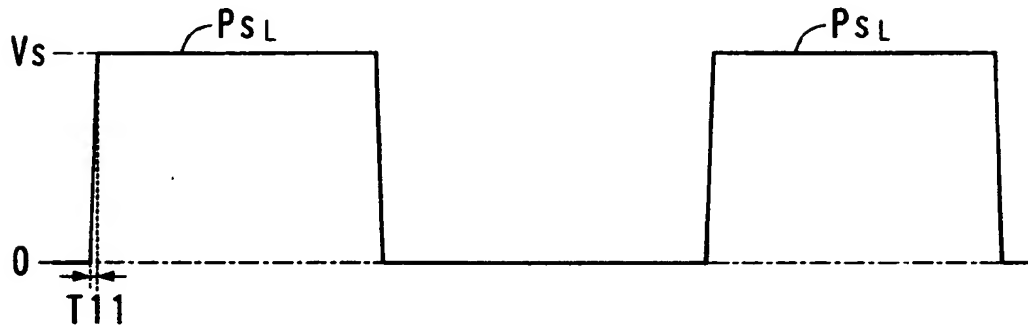
駆動電圧波形の概略図



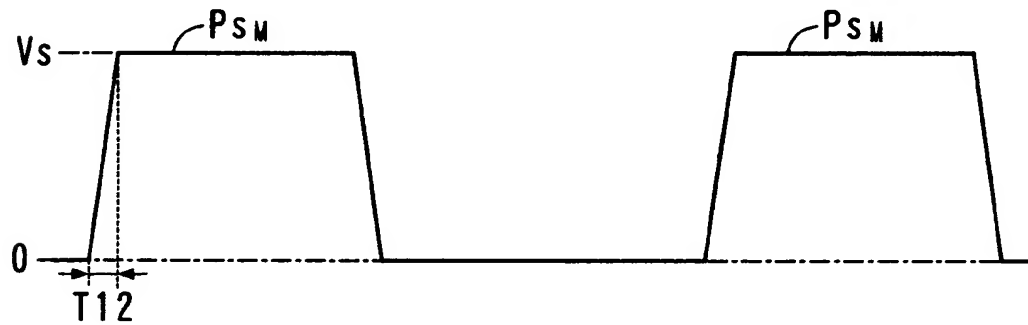
【図 6】

サステインパルス波形の切換えの第 1 例

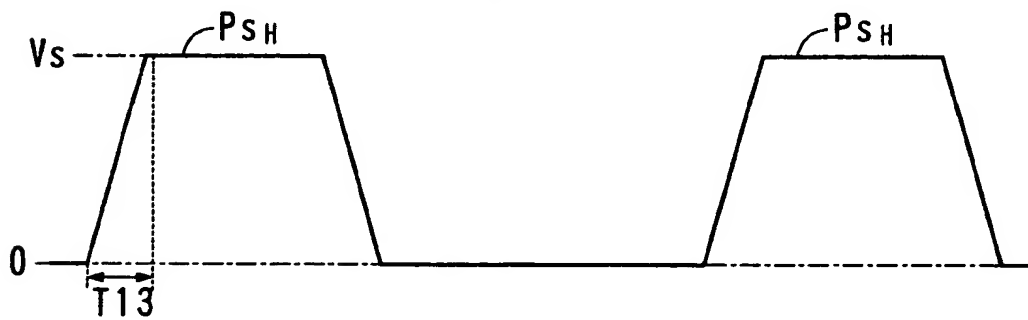
(A) 点灯率が 0 ~ 40 % のときの波形



(B) 点灯率が 41 ~ 60 % のときの波形

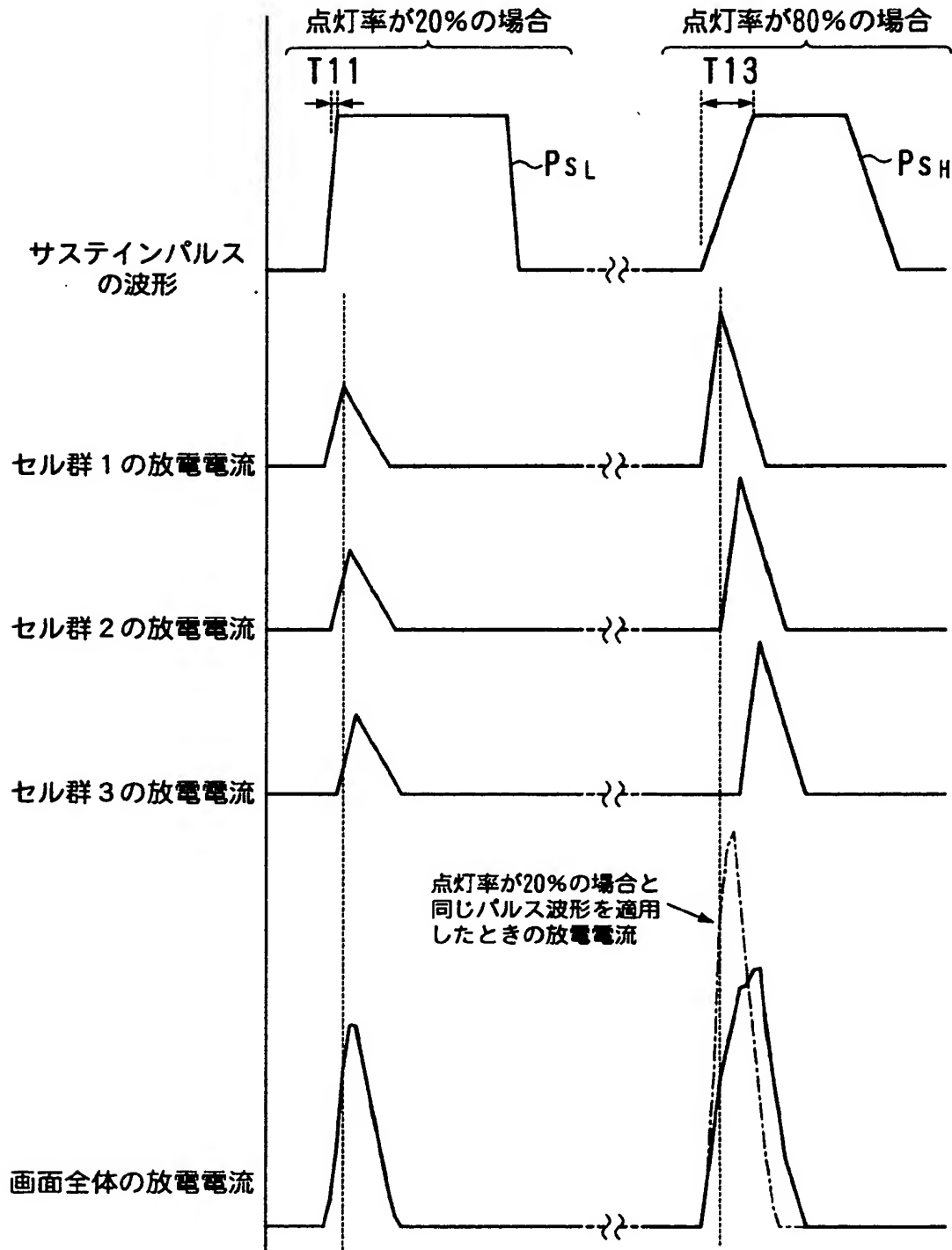


(C) 点灯率が 61 ~ 100 % のときの波形



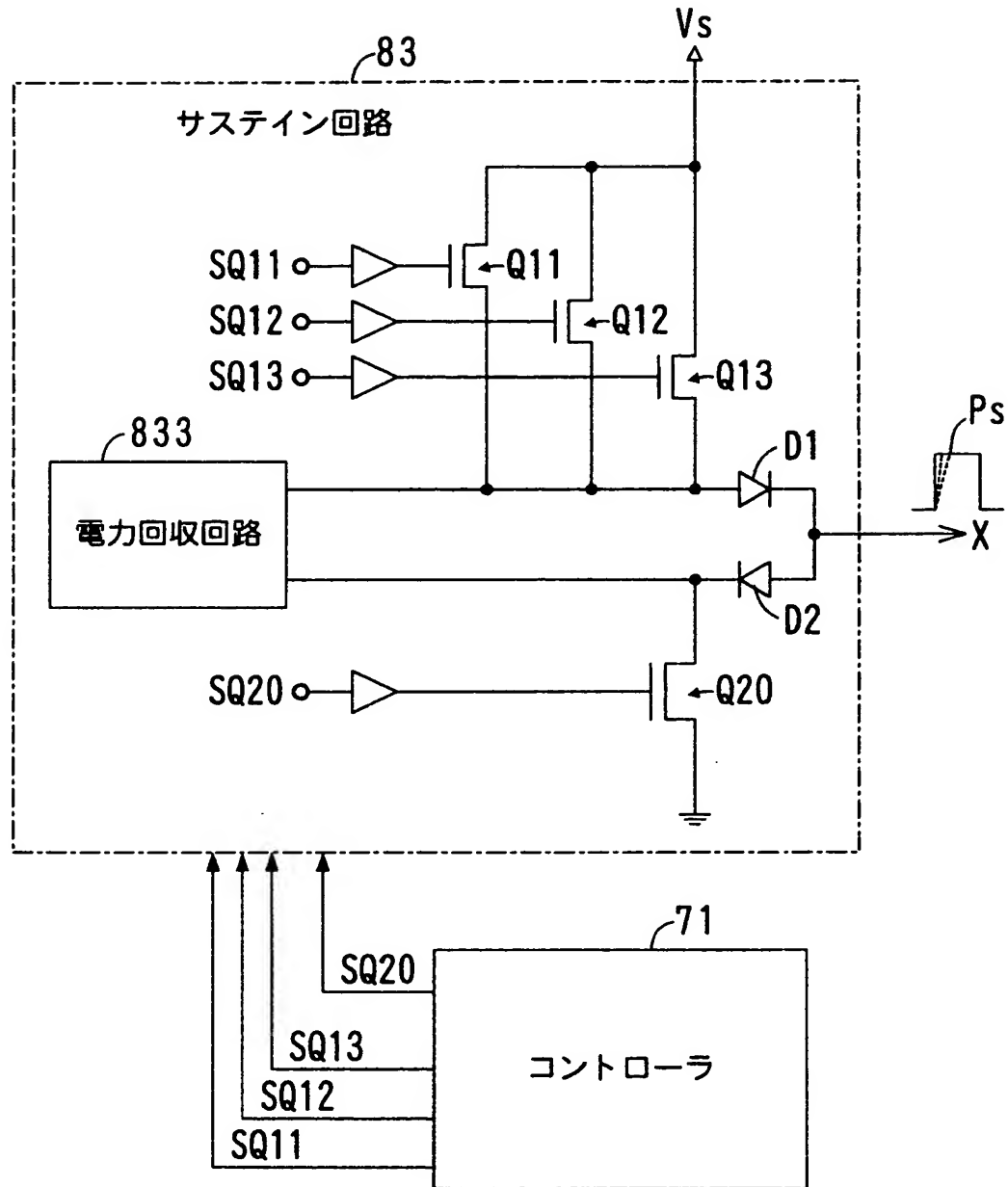
【図 7】

第 1 例のサステインパルス波形の切換えの効果



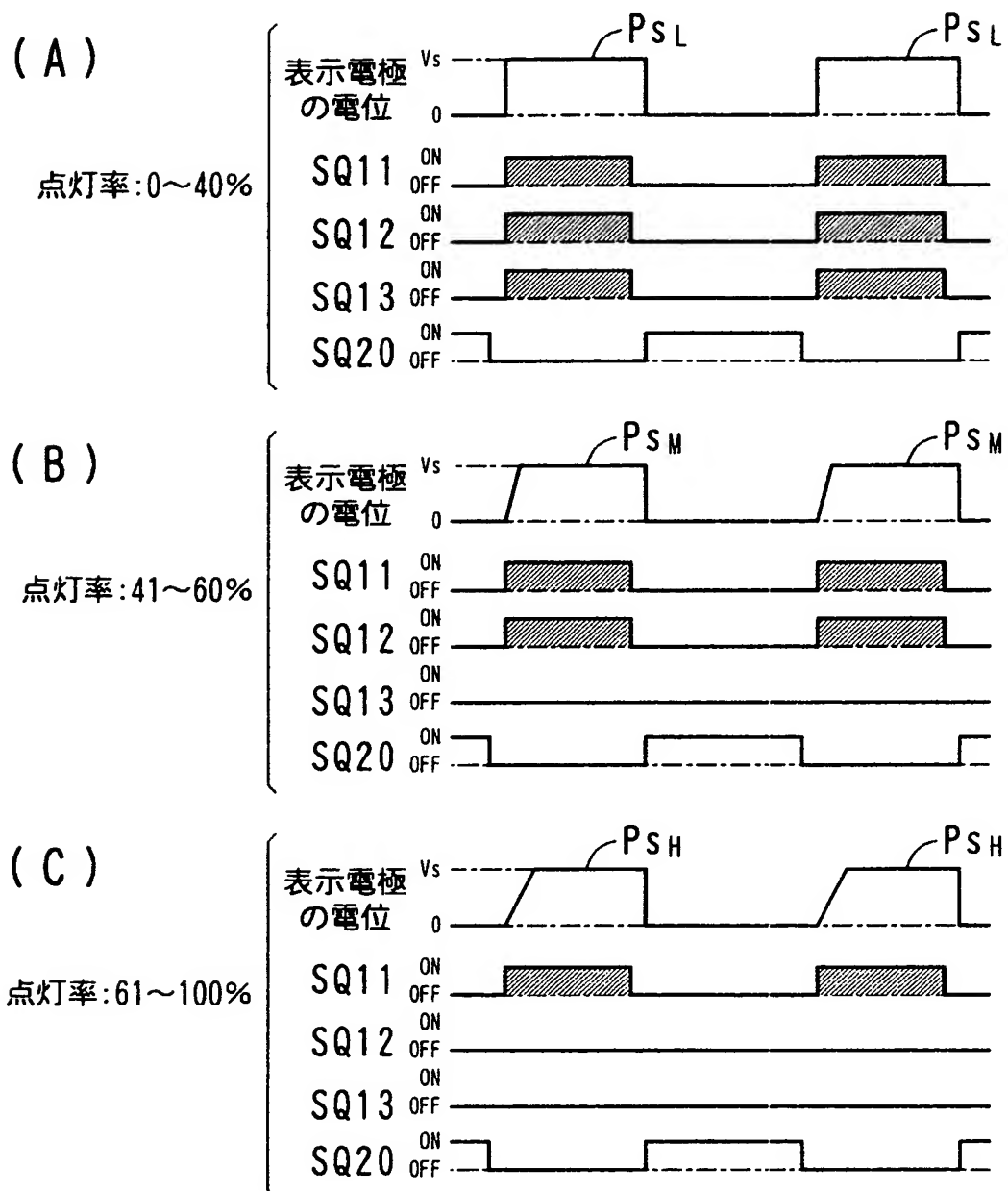
【図 8】

サステイン回路の構成図



【図 9】

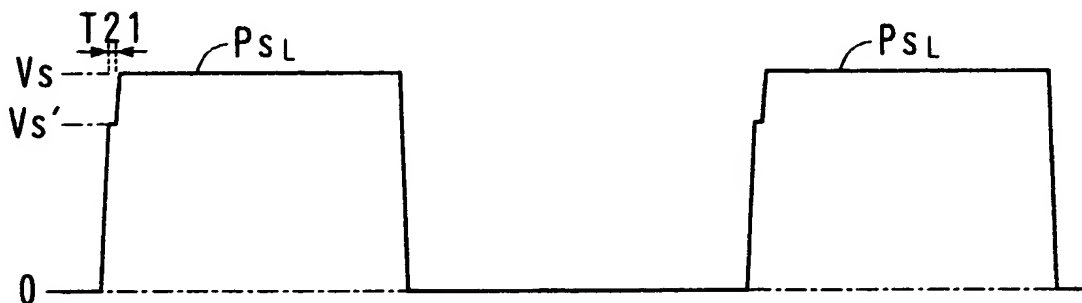
サステインパルス波形の切換えの制御を示すタイムチャート



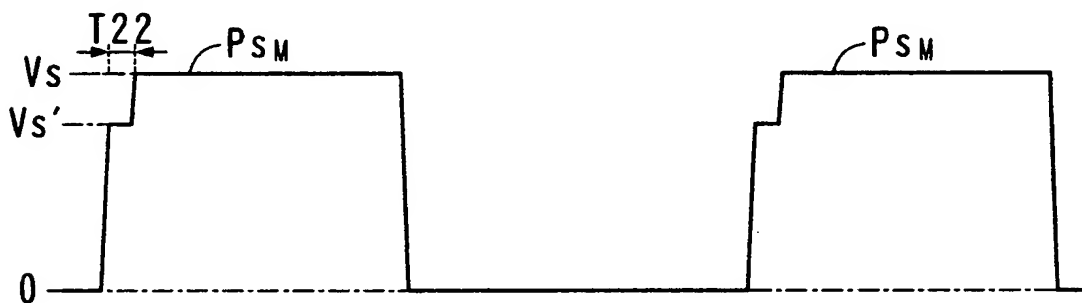
【図 1 0】

サステインパルス波形の切換えの第 2 例

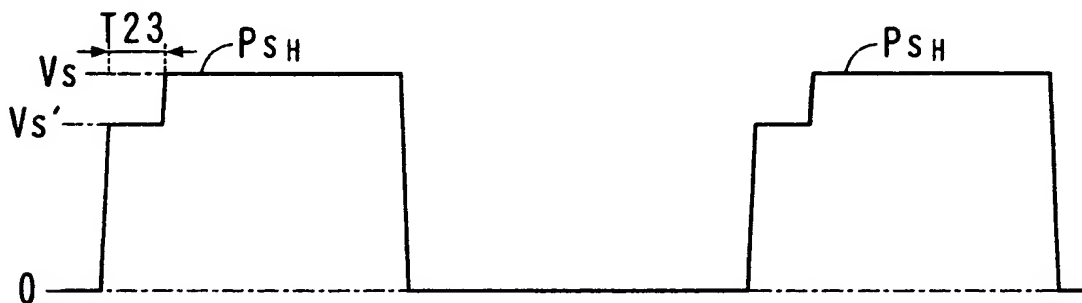
(A) 点灯率が 0 ~ 40 % のときの波形



(B) 点灯率が 41 ~ 60 % のときの波形

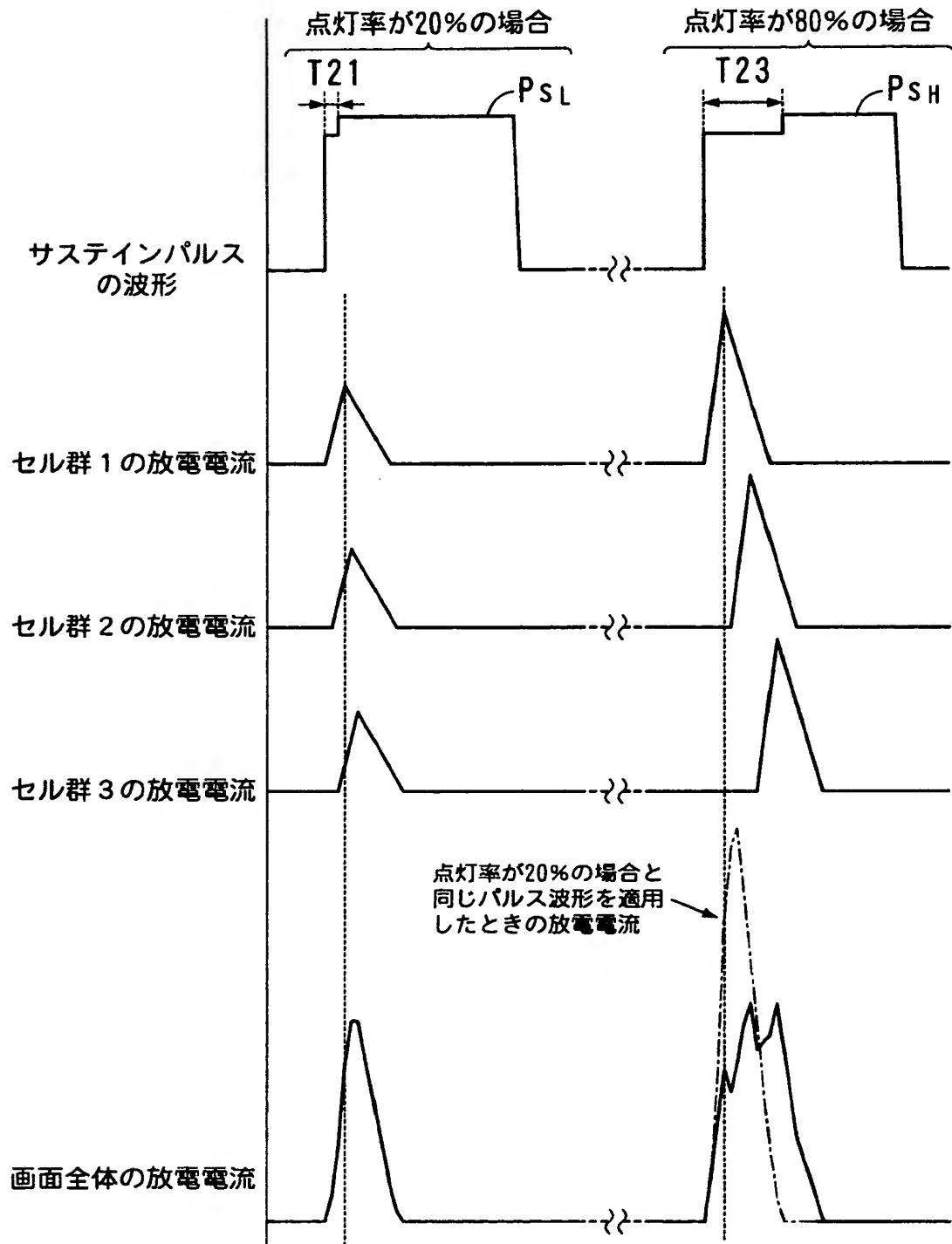


(C) 点灯率が 61 ~ 100 % のときの波形



【図 1 1】

第 2 例のパルス波形と放電電流の関係



【書類名】 要約書

【要約】

【課題】無駄な電力消費を低減するとともに、セルを劣化させる放電衝撃を低減してセルの長寿命化を図る。

【解決手段】アドレッシングの内容を決める表示データに基づいて、セルの総数に対する点灯すべきセルの数の割合である点灯率を検出し、検出した点灯率に応じて、該当する表示データを表示するサステインにおいて印加する電圧パルスの波形を、当該点灯率が大きいときは小さいときよりも前縁の電圧推移を緩やかにするように変更する。

【選択図】 図 6

出 願 人 履 歴 情 報

識別番号 [5 9 9 1 3 2 7 0 8]

1. 変更年月日 1 9 9 9 年 9 月 1 7 日

[変更理由] 新規登録

住 所 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号

氏 名 富士通日立プラズマディスプレイ株式会社